

## 概説

このシーバス テスト システムは オリジナル集積回路テスト用に 高エネルギー加速器研究機構にて 考案、開発されたものです。FPGA2 個を搭載したメインボード、検査各種 IC 毎に用意された サブボードより構成されています。詳細は<http://rd.kek.jp/project/soi/SEABAS/>に記載されています。

GN-1035-3 SEABAS2 MAIN BOARD (SOIPIX-SiTCP)

GN-1035-3R SEABAS2 MAIN BOARD (OPTION設定基板)

SEABAS (Soi EvAluation BoArd with Sitcp)は SOI Pixel チップの試験及び高速読み出しの為に汎用ボードで、各 SOI チップに合わせたサブ・ボードと一緒に用います。サブボードとの間は、IEEE P - 1386 Common Mezzanine Card Standard 64 ピンコネクタ4個で接続されます。

SiTCP はハードベースの TCP プロセッサです。全てのプロトコル処理をハードウェアで行います。

ハード上で処理するので高速転送する事が可能でイーサネット回線の帯域上限で安定して TCP データ転送することが出来ます。このモデルは GN-0836-1 GN-11108-1 の機能拡張版になります。



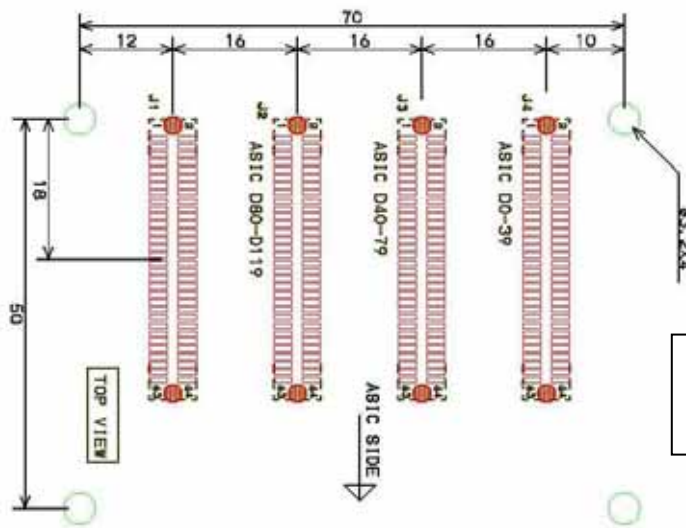
- 1G イーサネット 1ポート
- NIM 規格信号入出力 6 系統
- ADC, DAC 標準搭載
- 65MHz FADC16ch 12BITS FDAC AD9222ABCPZ-65 集積回路標準設置
- EXT LVDS PORT 4CH (HIF-3FC-2.54DS) 差動出力
- USER\_FPGA ザインクス社 XC5VLX50-1FFG676 I/O 数 440
- SITCP\_FPGA ザインクス社 XC4VLX15-10FFG668 I/O 数 320
- デップスイッチ 表示 LED 付き
- 動作温度 0 ~ 85 度

基板素材：FR4 8層基板

サイズ：140X195 MM

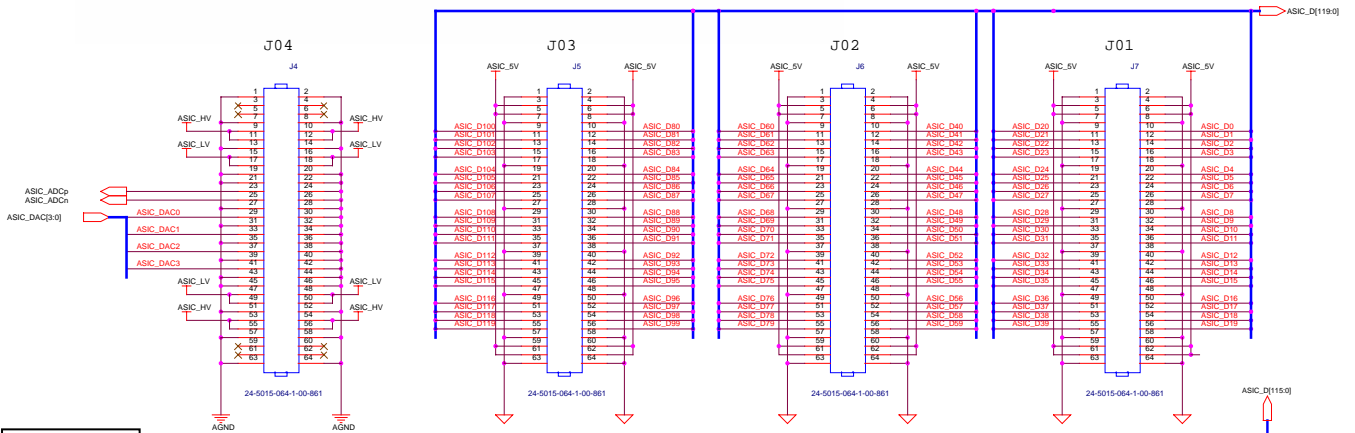
使用電源：+3.3V、単一電源供給 消費電流 3A

検出器側 テスト基板 製作資料

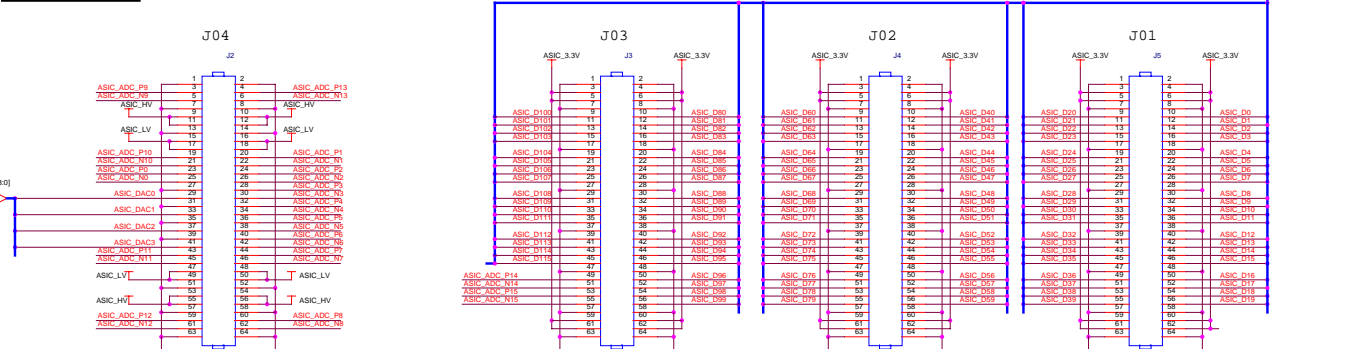


サブ基板 表面からの図です  
コネクタは基板背面につきます

基板接続用コネクタ (サブカード側) モレックス社 71436-2464 RS 型番 670-6495



SEABAS



SEABAS2

【サブ基板側 検出器装着用 テスト BGA ソケットに関して】

ソケット 15X15PIN 山一電機 NP89-22508-G4-BF RS 型番 372-3510 又は 182-8354

ソケット 17X17PIN 山一電機 NP89-28906-G4-BF RS 型番 372-3532

ソケット中央 穴あけ寸法は 任意のため 図面はありません