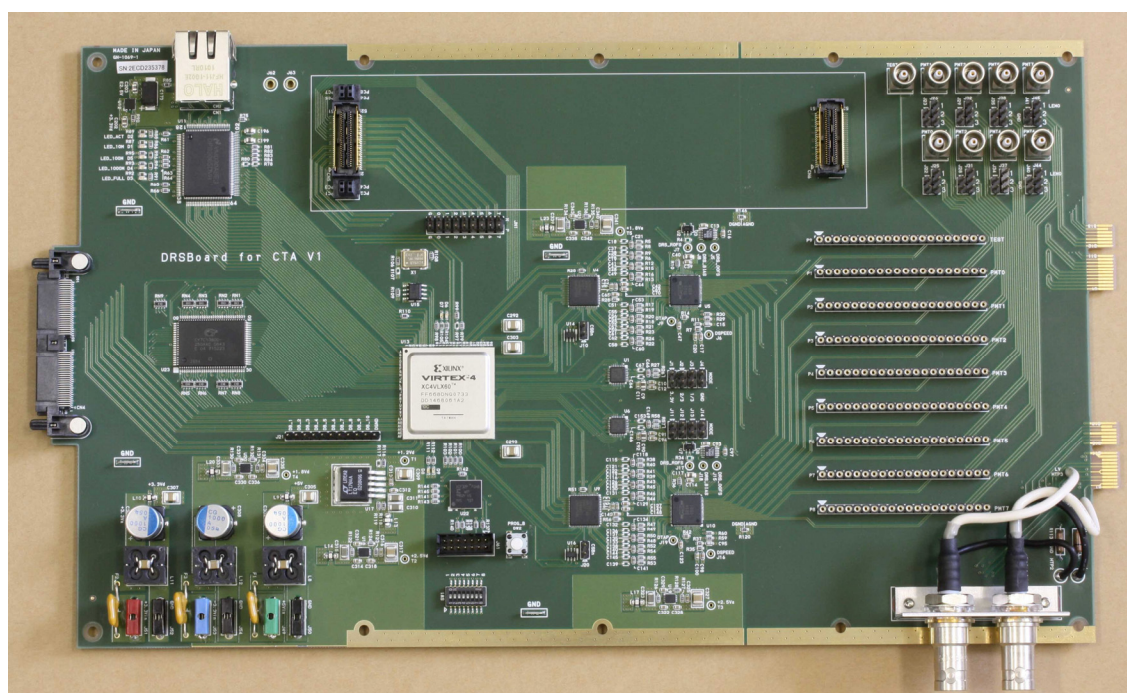


概説

この基板は CTA(Cherenkov Telescope Array)プロジェクト専用開発された DRS4 読み出し基板です。PMT からの波形情報をコンピューターに転送する機能があります。そのためにアナログ波形情報をためる SCA(Switched Capacitor Array)の ASIC である DRS4 チップ、そして FPGA が各部の機能コントロールするような構造になっております。



特徴

FPGA : Virtex4 使用

アナログのサンプリングスピードは 2Gsps

Gigabit Ethernet 1系統 設置 通信プロトコル SiTCP

高速データ転送機能

仕様

基板サイズ 316.4 x 180mm

基板材 : FR4 10層基板

使用電源 : +5V, +3.3V, -3.3V