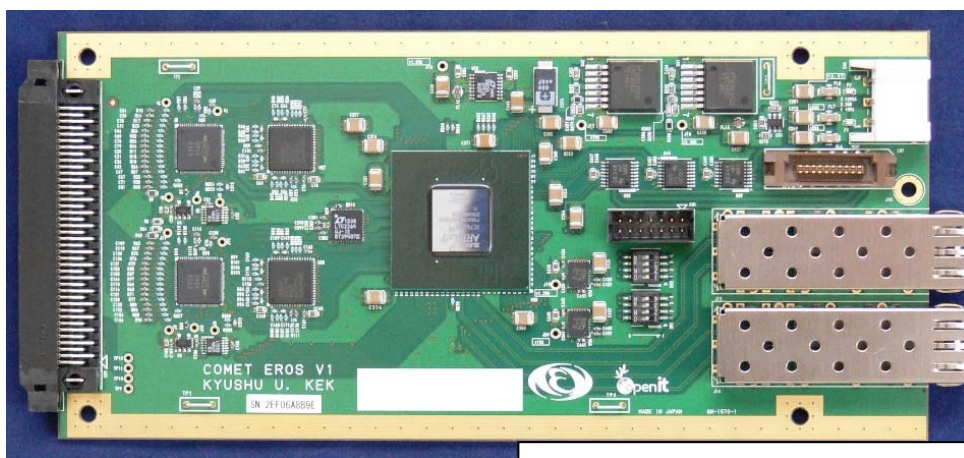


概説

EROS P1 基板は J-PARC E21 実験 (COMET 実験) においてストロー検出器用読み出し回路として開発された。これまでプロトタイプ機 (EROS 基板、及び S-MEZ 基板) が開発されてきたが、本基板はメイン回路部 (EROS 基板) と前置増幅部 (S-MEZ 基板) が一体となった基板である。EROS P1 は前置増幅させた電気信号情報をキャパシタアレイチップ、A-D 変換チップによりデジタル化し、FPGA で信号処理後、SFP を通して PC にデータ転送が可能である。また、前置増幅部は波高弁別によるデジタル化された信号を出力可能である。



旧モデル (現在写真撮影中)

特徴

- ・FPGA により各種チップの設定が可能
- ・EROS P1 単体でアナログ信号のデジタル化、PC へのデータ転送が可能
- ・COMET 実験用ストロー検出器読み出し回路として動作可能

仕様

- ・アナログ入力 : コネクタ N10250-52E2PC 搭載
- ・A-D 変換 : DRS4、AD9637、LTC2264 搭載
- ・信号処理、データ転送 : FPGA XC7A200T-2FBG676C 搭載
- ・データ転送ポート : SFP 搭載

基板仕様

基板素材 : 6 層基板 (T=1.6mm) 材質 : FR4

基板サイズ : SIZE 185X80mm

動作環境 : 動作温度 : 0~50 °C 保存温度 : -35~85 °C

最大湿度 : 80% (結露しないこと)