
GNV-160 VME PORQ (MWPC SYSTEM CSD)

VME ポーク (MWPC システム CSD)

概説

このモジュールは、物理学実験、素粒子実験等に使用されている VME 規格のモジュールです。VME規格に準拠しておりますが MWPC READOUT SYSTEM (GNX-040)専用のコントローラモジュール(Control Signal Distributor)です。通常のVMEクレータには適合しません。MWPC READOUT SYSTEM (GNX-040)には必ず1台必要となるモジュール

です。本モジュールは、コントロール信号を生成または外部から受信し、特殊J 2 バックプレーンを経由してHOG(READ OUT) モジュール に配信する機能があります。



特徴

MWPC READOUT SYSTEM (GNX-040)専用
21番ステーション専用 モジュール

使用電源 : +5V 790mA, +3.3V 15mA, -3.3V 3.8mA, -5.2V 95mA

形状 : VME 6U 1幅モジュール

本システムの詳細は <http://onlax2.kek.jp/~sosamu/MWPC.pdf> をご覧下さい

仕様

入出力信号

フロントパネル側

Vth 1, 2 設定用ポテンショメーター

フロントパネル10回転可変抵抗器 2個
設定 確認用端子付き

外部クロック (CLK) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

トリガー (Trigger) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

テストパルス (Test Pulse) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

システム初期化信号 (INIT) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

Busy 出力 (NIM)

(NIM信号, 出力インピーダンス 50 Ω, 1.6 mA, LEMO型コネクタ×1)

表示器

VME アクセス時点灯 Busy 出力時点灯 各1個

バックプレーン側上段 : VME bus インターフェース (P1コネクタ)

バス形式 : VME bus 規格準拠

バックプレーン側下段 : MWPC 読み出し専用 bus (P2コネクタ)

バス形式 : VME bus 規格準拠では有りません。

他のVMEクレートには挿入しないで下さい

電源・外形

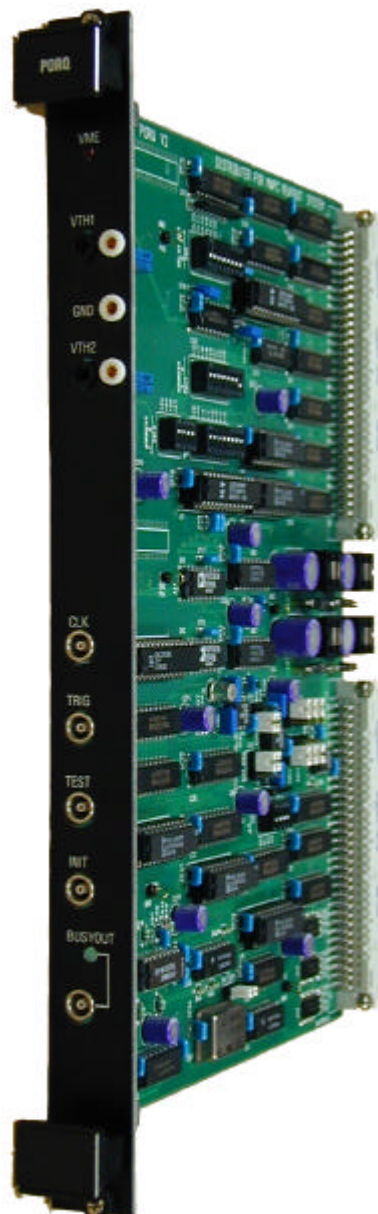
使用電源 : +5V 790mA, +3.3V 15mA, -3.3V 3.8mA, -5.2V 95mA

形状 : ダブルハイトVMEボード ; 160×233.35(mm)

VME PORQ (MWPC SYSTEM CSD)

MODEL GNV-160

取扱説明書



はじめに

このモジュールは、物理学実験、素粒子実験等に使用されている VME 規格のモジュールです。VME規格に準拠しておりますが MWPC READOUT SYSTEM (GNX-040)専用のコントローラモジュール(Control Signal Distributor)です。通常のVMEクレータには適合しません。MWPC READOUT SYSTEM (GNX-040)には必ず1台必要となるモジュール

です。本モジュールは、コントロール信号を生成または外部から受信し、特殊J 2 バックプレーンを経由してHOG(READ OUT) モジュール に配信する機能があります。

この VME モジュールは、物理学実験、素粒子実験用に開発され高速度データ収集に使われる計測器です。

使用に際しては、必ず本書を一読されてから 本モジュールを操作される事を御願いたします。

動作説明

CLK

制御クロック。内臓50MHz と外部からのNIM レベルのクロックを切り替えることができる。切り替えは、ジャンパー・スイッチSW4。

INIT

PORQ とHOG の初期化信号。外部からのNIM 信号とVME からの命令のOR 。Delay を変更後は、INIT の発信を必要とする。

CLR

HOG のためのClear 信号。Trigger 信号によるデータ処理が終了後、自動的に生成される。

Trigger

外部からのNIM 信号またはVME からの命令により生成される。また、Test Pulse 出力後、設定された時間後に自動的に生成されることもできる。

Event Number (8-bit)

Trigger 信号により増加する内臓8-bit カウンターの値。INIT 信号およびVME からの命令によりクリアされる。

Gate Width 1 (4-bit)

HOG がASD からの信号をラッチする時のゲート幅を決める。ゲート幅は、CLK 周期と4-bit の値の積となる。値はディップ・スイッチSW6 により決める。

Gate Width 2 (4-bit)

HOG がASD からの信号をラッチする時のゲート幅を決める。ゲート幅は、CLK 周期と4-bit の値の積となる。値はVME からの書き込みにより決める。

Delay 1 (6-bit)

ASD からの信号用デジタル遅延回路の設定値を与える。遅延長は、CLK 周期と6-bit の値の積となる。値はディップ・スイッチSW5 により決める。

Delay 2 (6-bit)

ASD からの信号用デジタル遅延回路の設定値を与える。遅延長は、CLK 周期と6-bit の値の積となる。値はVME からの書き込みにより決める。

Vth 1

ASD 用の閾値電圧。フロントパネルのポテンショメーターまたは8-bit DAC (VME からの書き込み) により決める。切り替えは、ジャンパー・スイッチSW15。また極性の切り替えは、ジャンパー・スイッチSW9、10、11。アノード用は負電圧、カソード用は正電圧で、 $\pm 500\text{mV}$ の範囲で設定する。値はフロントパネル上のテ

ストピンおよび内臓8-bit ADC によりモニター可能。

Vth 2

ASD 用の閾値電圧。フロントパネルのポテンショメーターまたは8-bit DAC (VME からの書き込み) により決める。切り替えは、ジャンパー・スイッチSW16。また極性の切り替えは、ジャンパー・スイッチSW12、13、14。アノード用は負電圧、カソード用は正電圧で、±500mV の範囲で設定する。値はフロントパネル上のテストピンおよび内臓8-bit ADC によりモニター可能。

Test Pulse

外部からのNIM 信号またはVME からの命令により生成される。極性は、VME からの命令で可変。Trigger 信号が設定された時間後に自動生成される。Trigger 信号生成のマスクはVME からの命令で行う。時間の設定は内部の8-bit レジスタへの書き込みで行う。値はCLK 周期と8-bit の値の積となる。また、PORQ はBusy 信号をNIM レベルで出力します。Busy 信号はTrigger 信号の受信で1 となり、全HOG モジュールがヒット・データをFIFO メモリに格納終了後0 となる。

入出力信号

フロントパネル側

Vth 1, 2 設定用ポテンショメーター

フロントパネル10回転可変抵抗器 2個
設定 確認用端子付き

外部クロック (CLK) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

トリガー (Trigger) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

テストパルス (Test Pulse) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

システム初期化信号 (INIT) 入力 (NIM)

(NIM信号, 入力インピーダンス 50 Ω, LEMO型コネクタ×1)

Busy 出力 (NIM)

(NIM信号, 出力インピーダンス 50 Ω, 1.6 mA, LEMO型コネクタ×1)

表示器

VME アクセス時点灯 Busy 出力時点灯 各1個

バックプレーン側上段 : VME bus インターフェース (P1 コネクタ)

バス形式 : VME bus 規格準拠

バックプレーン側下段 : MWPC 読み出し専用 bus (P2 コネクタ)

バス形式 : VME bus 規格準拠では有りません。

他のVMEクレートには挿入しないで下さい

本システムの詳細は <http://onlax2.kek.jp/~sosamu/MWPC.pdf> をご覧下さい

電源・外形

使用電源 : +5V 790mA, +3.3V 15mA, -3.3V 3.8mA, -5.2V 95mA

形状 : ダブルハイトVMEボード ; 160×233.35(mm)