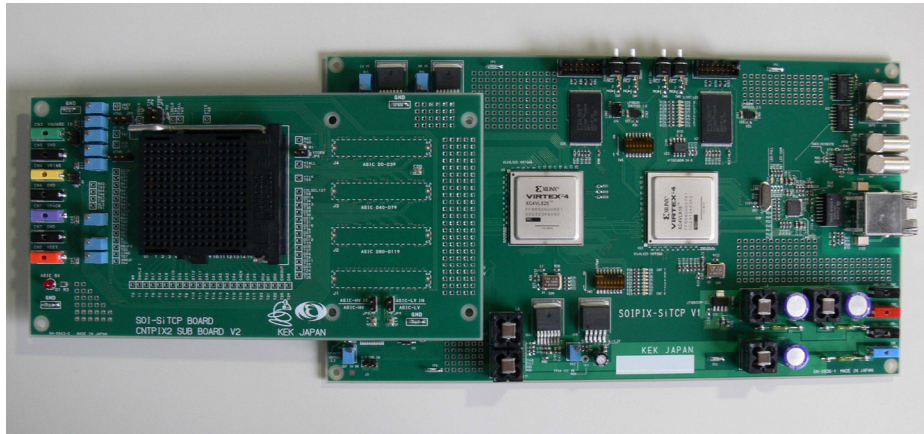


SEABAS TEST SYSTEM

シーバス テスト システム

概説

この シーバス テスト システムは オリジナル集積回路テスト用に 高エネルギー加速器研究機構にて 考案、開発されたものです。FPGA2 個を搭載したメインボード、検査各種 IC 毎に用意された サブボードより構成されております。詳細は<http://rd.kek.jp/project/soi/SEABAS/>に記載されています。



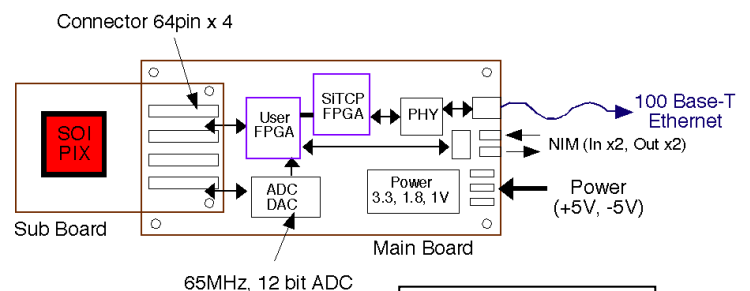
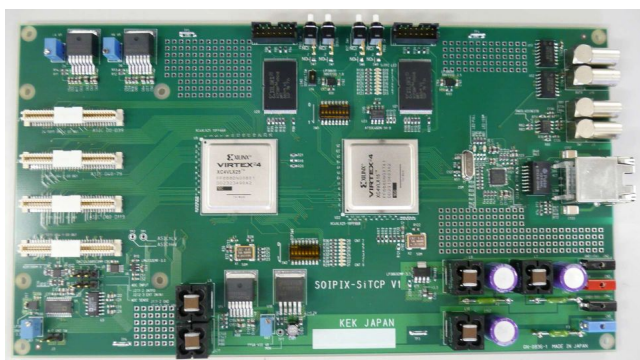
SEABAS の構成写真図

以下 システム構成用 メイン基板です。

● GN-0836-1 SEABAS MAIN BOARD

SEABAS (Soi EvAluation BoArd with Sitcp)は SOI Pixel チップの試験及び高速読み出しの為汎用ボードで、各 SOI チップに合わせたサブ・ボードと一緒に用います。サブボードとの間は、IEEE P-1386 Common Mezzanine Card Standard 64 ピンコネクタ4個で接続されます。

SiTCP はハードベースの TCP プロセッサです。全てのプロトコル処理をハードウェアで行います。ハード上で処理するので高速転送する事が可能でイーサネット回線の帯域上限で安定して TCP データ転送することが出来ます。



SEABAS の概略図

- イーサネット 1 ポート
- NIM 規格信号入出力 2 系統
- ADC, DAC 集積回路標準設置

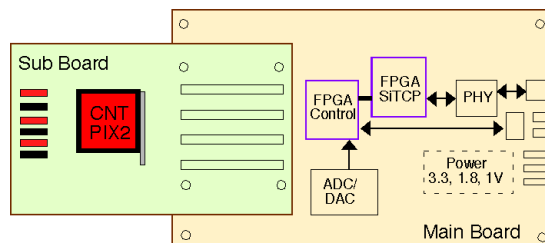
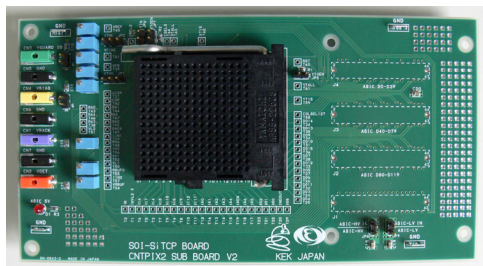
基板素材 : FR4 6 層基板

使用電源 : + 5 V、- 5 V

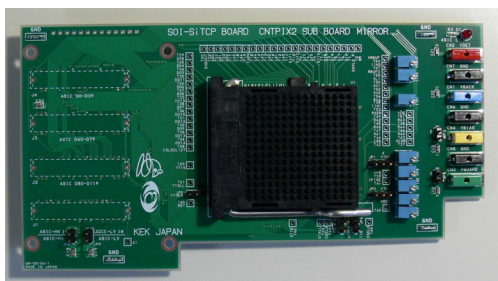
以下 システム構成用 サブ基板です。

● GN-0843-2 SEABAS CNTPIX2 SUB BOARD

このボードは、SEABAS (GN-0836-1) ボードに刺さるサブボードで、CNTPIX2 チップの試験用のものです。
チップパッケージはPGA177 ピンで、15x15 のソケット (山一 NP89-22508) を使用しています。



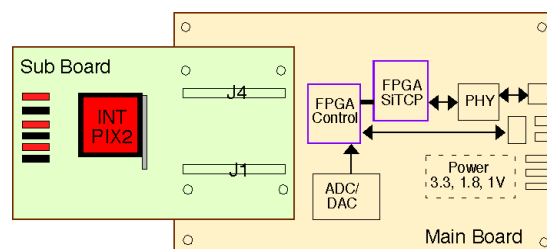
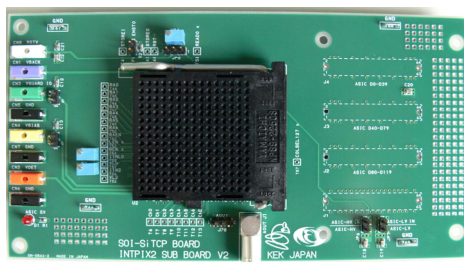
● GN-08106-1 SEABAS CNTPIX2 SUB BOARD (type M)



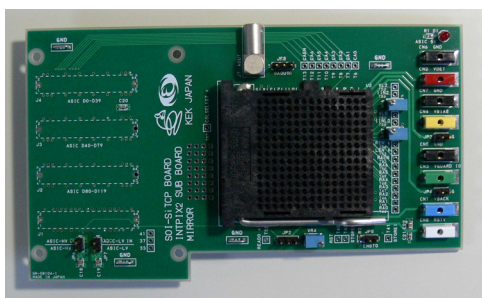
GN-0843-2 と同じ テスト基板ですが 相違はテスト基板が メイン基板を覆うようになります (コネクタを挿んだ左右反転タイプです)

● GN-0844-2 SEABAS INTPIX2 SUB BOARD

このボードは、SEABAS (GN-0836-1) ボードに刺さるサブボードで、INTPIX2 チップの試験用のものです。
チップパッケージはPGA177 ピンで、15x15 のソケット (山一 NP89-22508) を使用します。



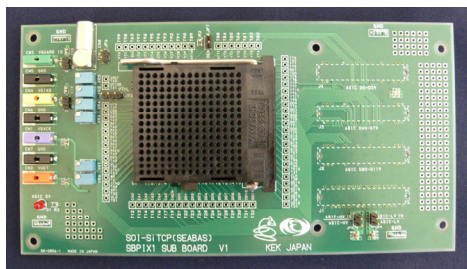
● GN-08104-1 SEABAS INTPIX2 SUB BOARD (type M)



GN-0844-2 と同じ テスト基板ですが 相違はテスト基板が メイン基板を覆うようになります (コネクタを挿んだ左右反転タイプです)

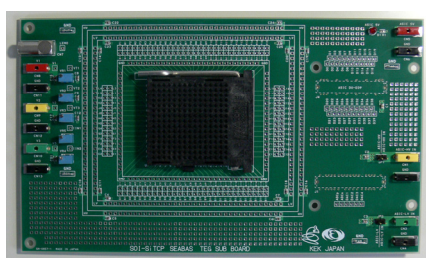
● GN-0856-1 SEABAS SBPIX1 SUB BOARD

このボードは、SEABAS (GN-0836-1) ボードに刺さるサブボードで、SBPIX1 チップの試験用のものです。
チップパッケージは PGA177 ピンで、15x15 のソケット (山一 NP89-22508) を使用します。



● GN-0857-1 SEABAS TEG SUB BOARD

このボードは、SEABAS (GN-0836-1) ボードに刺さるサブボードで、TEG チップの試験用のものです。
チップパッケージは PGA177 ピンで、15x15 のソケット (山一 NP89-22508) を使用します。



● GN-0875-1 SEABAS SUB BOARD EXTENSION

このボードは テスト用 SUB ボードを離して接続する際に使います。

